

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-070139

(43)Date of publication of application : 12.03.1996

(51)Int.Cl.

H01L 33/00
H01S 3/18

(21)Application number : 06-227679

(71)Applicant : NICHIA CHEM IND LTD

(22)Date of filing : 22.09.1994

(72)Inventor : NAKAMURA SHUJI

(30)Priority

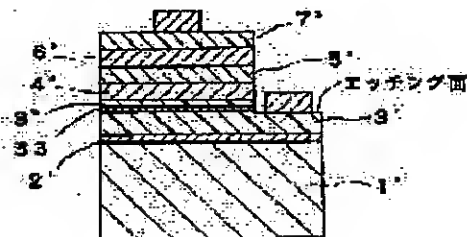
Priority number : 06142720 Priority date : 24.06.1994 Priority country : JP

(54) METHOD FOR CRYSTAL GROWTH OF N-TYPE GALLIUM NITRIDE COMPOUND SEMICONDUCTOR

(57)Abstract:

PURPOSE: To improve the crystallizability of other nitride semiconductors grown on the surface of an n-type nitride semiconductor layer and to improve the efficiency of a light emitting element and a photoreceptor element by providing a method for growth by reducing the lattice defect of the n-type nitride semiconductor surface.

CONSTITUTION: At least one layer of a second n-type nitride semiconductor layer 33 (In_aAl_bGa_{1-a-b}N, 0 ≤ a, 0 ≤ b, a+b ≤ 1) whose composition differs from an n-type nitride semiconductor layer 3' is grown in the n-type nitride semiconductor layer 3' growth or the n-type nitride semiconductor layer 3' is grown at least by the thickness of 5 μm.



LEGAL STATUS

[Date of request for examination] 23.01.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted to registration]

[Date of final disposal for application]

[Patent number] 2956489

[Date of registration] 23.07.1999

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

same doping
levels

Copyright (C); 1998,2000 Japan Patent Office

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. *** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] In the method of growing up the crystal of n type gallium-nitride system compound semiconductor ($\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$, $0 \leq x$, $0 \leq y$, $x+y \leq 1$) into a substrate front face through direct or a buffer layer by the vapor growth second n type gallium-nitride system compound semiconductor layer (a -bN $\text{In}_a\text{Al}_b\text{Ga}_{1-a-b}$) from which the n type gallium-nitride system compound semiconductor layer end composition differ during the aforementioned n type gallium-nitride system compound semiconductor layer growth $0 \leq a$, $0 \leq b$, the crystal-growth method of n type gallium-nitride system compound semiconductor characterized by growing up $a+b \leq 1$ above further at least.

[Claim 2] The crystal-growth method of n type gallium-nitride system compound semiconductor according to claim 1 characterized by neighboring thickness being [of n type gallium-nitride system compound semiconductor layer of the above second] 1 micrometer or less much more.

[Claim 3] The crystal-growth method of n type gallium-nitride system compound semiconductor according to claim 1 or 2 characterized by being the multilayer to which n type gallium-nitride system compound semiconductor layer of the above second carried out the laminating of the thin film of $\text{In}_a\text{Ga}_{1-a}\text{N}$ ($0 < a \leq 1$), $\text{Al}_b\text{Ga}_{1-b}\text{N}$ ($0 < b \leq 1$), or $\text{Al}_b\text{Ga}_{1-b}\text{N}$ ($0 \leq b \leq 1$) from which composition differs.

[Claim 4] The crystal-growth method of n type gallium-nitride system compound semiconductor characterized by growing up the aforementioned n type gallium-nitride system compound semiconductor layer by thickness 5 micrometers or more in the method of growing up the crystal of n type gallium-nitride system compound semiconductor ($\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$, $0 \leq x$, $0 \leq y$, $x+y \leq 1$) into a substrate front face through direct or a buffer layer by the vapor growth.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. *** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] this invention relates to the n type gallium-nitride system compound semiconductor ($\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$, $0 \leq x$, $0 \leq y$, $x+y \leq 1$, and following gallium-nitride system compound semiconductor are called nitride semiconductor.) crystal-growth method used for electron devices, such as light emitting diode and laser diode, and relates to the method of growing up the crystal of n type nitride semiconductor through direct or a buffer layer especially on a substrate.

[0002]

[Description of the Prior Art] the nitride semiconductor ($\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$, $0 \leq x$, $0 \leq y$, $x+y \leq 1$) attracts attention as a material of the laser diode which emits light blue and ultraviolet, and light emitting diode, and blue light emitting diode with a luminous intensity of 1 cd was just put in practical use with this material recently. This blue light emitting diode has the structure where the laminating of the buffer layer 2 which becomes the front face of the substrate 1 which consists of sapphire from GaN is shown in drawing 1, n type layer 3 which consists of GaN, n type clad layer 4 which consists of AlGaIn, the barrier layer 5 which consists of InGaIn, p type clad layer 6 which consists of AlGaIn, and the p type contact layer 7 which consists of GaN was carried out to order.

[0003] Generally a nitride semiconductor device is obtained using vapor growths, such as the MOVPE (organic-metal gaseous-phase epitaxial) method, the MBE (molecular-beam epitaxial) method, and the HDVPE (hydride gaseous-phase epitaxial) method, by making a substrate front face carry out the laminating of the nitride semiconductor layer. Material, such as sapphire, ZnO and SiC, GaAs, and MgO, is used for a substrate. An n type nitride semiconductor (there are much n type GaN and n type AlGaIn also especially $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$, $0 \leq x$, $0 \leq y$, $x+y \leq 1$, and in it.) grows up to be the front face of a substrate through a buffer layer. Moreover, when using a substrate with near nitride semiconductor and lattice constant like SiC and ZnO, a buffer layer may not be formed but n type nitride semiconductor may grow up to be a substrate directly. Fundamentally, nitride semiconductor devices, such as a light emitting device and a photo detector, are produced by growing up n type nitride semiconductor layer first on the surface of a substrate.

[0004] For example, according to the MOVPE method, the ammonia gas by which a nitride semiconductor serves as organometallic compound gas which serves as a source of Ga, a source of aluminum, and a source of In as material gas, and a source of N is used. By making the substrate front face which heated these material gas contact, material gas is decomposed and a nitride semiconductor grows epitaxially on a substrate. GaN, AlN, GaAlN, etc. are usually chosen as a buffer layer, and it grows up to be it by the thickness of 10 Å - 0.1 micrometers with the temperature which is 300 degrees C - 900 degrees C. n type nitride semiconductor layer which grows on a buffer layer is 900 degrees C or more in temperature, and usually grows by thickness (1 micrometers or more and 4 micrometers or less).

[0005]

[Problem(s) to be Solved by the Invention] Since a nitride semiconductor does not have the substrate which carries out grid adjustment completely, it is known that it is the crystal which is very hard to grow epitaxially. Therefore, in the form, it has grown epitaxially forcibly through the buffer layer which uses the substrate near the lattice constant of the nitride semiconductor which will be grown up, and to carry out like a SiC substrate, or eases grid mismatching.

[0006] It is shown in drawing 2, using as an example the type section view of the crystal of n type nitride semiconductor which grows up to be the front face of the substrate which does not carry out grid adjustment. This is a journal. OBU Crystal It quotes from a growth [Journal of Crystal Growth, 115 (1991), and P628-633], n type GaN is grown epitaxially through the buffer layer which consists of AlN on the surface of silicon on sapphire, the cross section is measured by transverse electromagnetic (transmission electron microscopy), and the structure of a crystal is typically shown from the transverse-electromagnetic image. If the buffer layer in which the stacking tendency is not ready is growing pillar-shaped on the substrate according to this drawing and GaN is grown epitaxially on the buffer layer, when the stacking tendency of GaN is ready gradually sure enough in a role [like seed crystal] a part of whose buffer layer of the is shows that the GaN layer to which crystallinity became good grows.

[0007] However, it is difficult to grow up GaN which does not have a crystal defect completely, and from the interface of a buffer layer and a GaN layer, the crystal defect of a large number as shown in the dashed line of drawing 2 is extended until it arrives at a GaN layer front face. Although this defect has some which stop at the interior of a crystal, it is the front face which arrives at even a GaN layer front face, for example, there is 107-109-piece /cm². In the light emitting diode element of drawing 1, the same phenomenon has occurred in the crystal of n type layer 3 similarly.

[0008] When many crystal defects are shown in the front face of n type nitride semiconductor layer which grew on the surface of the substrate, the defect is inherited by all semiconductor layers, such as a clad layer, a barrier layer, etc. which grow up to be the front face of n type layer, and there is a problem of having a bad influence on the whole element structure. The element with many crystal defects has the fault of having a bad influence on element performances, such as a radiant power output and a life, when it is made into the above light emitting diodes, for example.

[0009] If it is very important to grow up n type crystal with few crystal defects and it can be realized in growing up n type nitride semiconductor layer first on the surface of a substrate, since crystal defects grown up after the n type crystal, such as a clad layer and a barrier layer, will decrease, the performance of all the elements that consist of a nitride semiconductor can be raised. Therefore, this invention is made in view of such a situation, and it aims at offering the

method of sensing the lattice defect of the n type nitride semiconductor layer, and growing up it by vapor growths, such as MOVPE and the MBE method, in case n type nitride semiconductor layer is grown up into the front face of the substrate which has not carried out grid adjustment completely.

[0010]

[Means for Solving the Problem] In the way the first mode of the method of this invention grows up the crystal of n type nitride semiconductor ($\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$, $0 \leq x$, $0 \leq y$, $x+y \leq 1$) into a substrate front face through direct or a buffer layer by the vapor growth. It is characterized by growing up further the second nitride semiconductor layer ($\text{In}_a\text{Al}_b\text{Ga}_{1-a-b}\text{N}$, $0 \leq a$, $0 \leq b$, $a+b \leq 1$) from which the n type nitride semiconductor layer and composition differ during the aforementioned n type nitride semiconductor layer growth above at least.

[0011] Moreover, the second mode of the method of this invention is characterized by growing up the aforementioned n type gallium-nitride system compound semiconductor layer by thickness at least 5 micrometers or more in the method of growing up the crystal of n type gallium-nitride system compound semiconductor ($\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$, $0 \leq x$, $0 \leq y$, $x+y \leq 1$) into a substrate front face through direct or a buffer layer by the vapor growth.

[0012]

[Function] In the first mode, if the second nitride semiconductor layer from which composition differs is formed into n type nitride semiconductor layer, since the second nitride semiconductor will act as a buffer coat, i.e., a buffer layer, it is thought that a crystal defect can be eased by the buffer layer (in this specification, the second nitride semiconductor layer is called second buffer layer below). If it states in detail, when n type nitride semiconductor layer will grow on a substrate, since the mismatch of a substrate and a nitride semiconductor is large, it generates during a crystal of a crystal defect as shown in the dashed line of drawing 2 during growth. However, the crystal defect which n type nitride semiconductor layer followed stops at the second buffer layer from which composition differs temporarily by making the second buffer layer from which n type nitride semiconductor layer which it is going to grow up, and composition differ intervene as an interlayer. Next, in case n type nitride semiconductor is grown up into the front face of the second buffer layer, in order that the second buffer layer may carry out an operation like a substrate with few mismatches, it is guessed that the crystallinity of n type nitride semiconductor grown up on the second buffer layer becomes good.

[0013] The thing [adjusting to the range of 0.001 micrometers or more and 0.1 micrometers or less] is [that what is necessary is just to form above further] much more desirable [the second buffer layer / neighboring thickness] still more preferably 1 micrometer or less more than 10A (0.001 micrometers). When thinner than 0.001 micrometers, it is in the inclination it to become difficult to stop a crystal defect by the second buffer layer, about a crystal defect. Moreover, it is because it is in the inclination a new crystal defect becomes easy to generate from the second buffer layer when thicker than 1 micrometer. Much more thickness is dozens of A, and also let this second buffer layer be the multilayer which carried out the laminating of it more than two-layer again.

[0014] As for the second buffer layer, it is desirable that it is the multilayer which carried out the laminating of the thin film of $\text{In}_a\text{Ga}_{1-a}\text{N}$ ($0 < a \leq 1$), $\text{Al}_b\text{Ga}_{1-b}\text{N}$ ($0 < b \leq 1$), or $\text{Al}_b\text{Ga}_{1-b}\text{N}$ ($0 < b \leq 1$) from which composition differs. 0.5 or less $\text{In}_a\text{Ga}_{1-a}\text{N}$ or b value grows up [value / a] 0.5 or less $\text{Al}_b\text{Ga}_{1-b}\text{N}$ still more preferably. Because, with a nitride semiconductor, the above 3 yuan mixed crystal of crystallinity is better than the semiconductor layer of 4 yuan mixed crystal. Since a crystalline good thing is further obtained for the buffer layer which adjusted a value and b value of 3 yuan to the aforementioned range in $\text{In}_a\text{Ga}_{1-a}\text{N}$ of mixed crystal, and $\text{Al}_b\text{Ga}_{1-b}\text{N}$ also in it, the crystal defect of the second buffer layer decreases and the crystal defect of n type nitride semiconductor layer which grows on the second buffer layer decreases. Furthermore, if the second buffer layer is made into a multilayer, a crystal defect can be stopped very well. the most desirable combination — n type nitride semiconductor layer — n type GaN (a lattice defect has least GaN.) and the second buffer layer — n type — $\text{In}_a\text{Ga}_{1-a}\text{N}$ ($0 < a \leq 0.5$) — or n type — it is the multilayer (superlattice) which carried out the laminating of the thin film of $\text{Al}_b\text{Ga}_{1-b}\text{N}$ ($0 < b \leq 0.5$) or $\text{Al}_b\text{Ga}_{1-b}\text{N}$ ($0 < b \leq 1$) from which composition differs

[0015] Furthermore, the electronic carrier concentration of the second buffer layer is almost the same as that of n type nitride semiconductor layer formed previously, or adjusting more greatly than it is desirable. drawing 3 — and — drawing 4 — this invention — a method — obtaining — having had — n — type — a nitride — a semiconductor — a layer — three — " — a top — n — clad — a layer — four — " — a barrier layer — five — " — p — clad — a layer — six — " — p — contact — a layer — seven — " — a laminating — carrying out — being actual — a light emitting device — ***** — the — a light emitting device — structure — a cross section — drawing 3 has the second buffer layer 33 in a barrier-layer 5' side rather than the etching side of n type layer for negative-electrode formation — receiving — drawing 4 — the second buffer layer 33 — on etching side — substrate 1' — it differs at the point formed in the side. When a light emitting device as shown in drawing 3 is realized that is, for example, the position of the second buffer layer 33. If the electronic carrier concentration of the second buffer layer 33 is smaller than n type layer 3' when an element which is in the position near [sid / etching / which should form a negative electrode] a barrier-layer side is realized. The electron supplied to p is prevented from n by the second buffer layer, current stops being able to flow from n type layer easily to p layers, and the performance of an element becomes bad. On the contrary, if the electronic carrier concentration of the second buffer layer 33 is larger than n type layer 3, since an electron will become easy to spread in the second buffer layer 33 uniformly, uniform luminescence can be obtained. On the other hand, although there is almost no influence in the property of a light emitting device since current flows in n type layer 3" with large electronic carrier concentration even if the electronic carrier concentration of the second buffer layer 33 is small in it being an element like drawing 4, when the electronic carrier concentration of the second buffer layer 33 is conversely large, current becomes easy to flow to the direction of the second buffer layer 33, and uniform luminescence is obtained. Therefore, the electronic carrier concentration of the second buffer layer 33 is almost the same as that of n type nitride semiconductor layer formed previously, or adjusting more greatly than it is desirable.

[0016] Next, in the second mode of this invention, the crystal defect which arrives at a front face can be sensed by growing up n type nitride semiconductor layer more thickly than 5 micrometers. In drawing 2, that the dashed line has stopped at the middle of n type layer shows that the crystal defect has stopped on the way. When still more often inquired about the crystal defect which has stopped at this middle, n type nitride semiconductor layer newly found out that there was much what stops at about about 4 micrometers from a substrate. Then, since it is possible to stop the same material

gradually while growing up a crystal defect, if it is under growth continuously, the crystal defect which arrives even at the front face of n layers can be lessened by growing up n layers by 5 micrometers or more. In the second mode, still more desirable n type nitride semiconductor layer thickness is 7 micrometers or more.

[0017] n type nitride semiconductor ($\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$, $0 \leq x$, $0 \leq y$, $x+y \leq 1$) grown up on a substrate in the first mode of this invention, and the second mode — Y value — $\text{Al}_y\text{Ga}_{1-y}\text{N}$ of the range of $0 \leq y \leq 0.5$ — further — desirable — 0.3 or less $\text{Al}_y\text{Ga}_{1-y}\text{N}$ — GaN of $y=0$ is grown up most preferably. It is because there are few crystal defects than the nitride semiconductor of 4 yuan mixed crystal in the nitride semiconductor of 3 yuan mixed crystal as mentioned above.

Furthermore, n type nitride semiconductor first grown up on a substrate is because it is convenient when the direction of AlGaIn with a band gap larger in case n type nitride semiconductor is used as electron devices, such as a light emitting device and a photo detector, than small InGaIn of a band gap, and GaIn realizes terrorism to a single and realizes various structures, such as terrorism, to double. Also in it, especially AlGaIn is in the inclination for a crystal defect to increase, and is in the inclination for GaIn to be able to grow n type nitride semiconductor layer with few crystal defects, so that it makes aluminum contain.

[0018] In the first mode of the method of this invention, and the second mode, although material, such as sapphire, GaAs , and Si , ZnO , SiC , can be used for a substrate, generally sapphire is used further again. Although it is desirable to grow up a buffer layer into a substrate when using sapphire as a substrate, even if he has no buffer layer, it can grow up depending on the field direction of silicon on sapphire. as [measure / a lattice defect / by growing up a buffer layer preferably] — it is smooth and the crystal of mirror-plane-like n type nitride semiconductor can be obtained. Moreover, for using a nitride semiconductor as n type, it is in the state of a non dope, or it can realize by doping donor impurities, such as Si , germanium, and C , in a crystal growth.

[0019]

[Example] Hereafter, the method of this invention by the MOVPE method is explained in full detail.

[Example 1]

** Install the silicon on sapphire often washed first on the susceptor in a reaction container. Pouring hydrogen gas in a container, after carrying out evacuation of the inside of a container, a substrate is heated for about 20 minutes at 1050 degrees C, a surface oxide is removed, and a substrate is cleaned. The buffer layer which consists of GaIn is grown up by 0.02-micrometer thickness, adjusting the temperature of a susceptor to 500 degrees C after that, and passing ammonia gas on the surface of a substrate as TMG (trimethylgallium gas) and a source of N as a source of Ga in 500 degrees C.

[0020] ** Next, pass TMG gas and SiH_4 gas and grow up an Si dope n type GaIn layer by 2-micrometer thickness, after stopping TMG gas and raising temperature to 1050 degrees C.

[0021] ** Next, stop TMG gas and SiH_4 gas and make temperature into 800 degrees C. If it becomes 800 degrees C, carrier gas will be changed to nitrogen, TMG gas, TMI (trimethylindium), and SiH_4 gas are passed, and Si dope n mold $\text{In}_{0.1}\text{Ga}_{0.9}\text{N}$ layer is grown up by 0.01-micrometer thickness as the second buffer layer.

[0022] ** After $\text{In}_{0.1}\text{Ga}_{0.9}\text{N}$ layer growth, temperature is again raised to 1050 degrees C, return carrier gas to hydrogen, pass TMG gas and SiH_4 gas, and grow up an Si dope n type GaIn layer by 2-micrometer thickness similarly. In addition, the carrier concentration of the second buffer layer and the carrier concentration of this n type GaIn layer presupposed that it is almost the same.

[0023] When the substrate was taken out from the reaction container after growth, the front face of the n type GaIn layer of the best layer was measured by transverse electromagnetic and the number of the crystal defects per unit area was measured from the transverse-electromagnetic image, about 1×10^4 pieces / were [cm^2] 2. ~ Same conc.

[0024] [Example 2] In the process of n type nitride semiconductor layer of ** and **, it considers the structure which it is in 2-micrometer thickness, respectively, and Si dope n mold aluminum $0.3\text{Ga}_{0.7}\text{N}$ layer is grown up, and sandwiches the second buffer layer using TMG, TMA (trimethylaluminum), and SiH_4 gas, and also carries out like an example 1. Consequently, when measured similarly, the about 5×10^5 number / of the crystal defects which have arrived at the Si dope n type aluminum $0.3\text{Ga}_{0.7}\text{N}$ layer front face was [cm^2] 2. In addition, Si dope n mold aluminum $0.3\text{Ga}_{0.7}\text{N}$ layer electronic carrier concentration presupposed that it is almost the same as that of the second buffer layer.

[0025] An Si dope n type GaIn layer is grown up by 1-micrometer thickness like the process of n type nitride semiconductor layer of [example 3] **. Next, Si dope n mold $\text{In}_{0.1}\text{Ga}_{0.9}\text{N}$ layer is grown up by 50A thickness as the second buffer layer like the process of the second buffer layer of **. Furthermore, similarly an Si dope n type GaIn layer is grown up in order by 1-micrometer thickness like the process of n type nitride semiconductor layer of **.

[0026] Furthermore, after growing up Si dope n mold $\text{In}_{0.1}\text{Ga}_{0.9}\text{N}$ layer once again by 50A thickness as the third buffer layer like the process of ** on an Si dope n type GaIn layer, an Si dope GaIn layer is grown up into the last by 2-micrometer thickness like the process of **. That is, in the example 3, the laminating of 200A of GaIn buffer layers, 1 micrometer of n type GaIn layers, the 50A of the second buffer layer of Si dope n type $\text{In}_{0.1}\text{Ga}_{0.9}\text{N}$, 1 micrometer of n type GaIn layers, the 50A of the third buffer layer of Si dope n type $\text{In}_{0.1}\text{Ga}_{0.9}\text{N}$, and the 2 micrometers of the n type GaIn layers was carried out to order on the surface of silicon on sapphire.

[0027] Consequently, the about 1×10^4 number / of the crystal defects which have arrived at the front face of the Si dope n type GaIn layer of the last layer was [cm^2] 2. In addition, the electronic carrier concentration of the second buffer layer, the third buffer layer, and an Si dope n type GaIn layer presupposed that it is almost the same.

[0028] In the process of the second buffer layer of [example 4] **, do not change growth temperature, grow up Si dope n mold aluminum $0.3\text{Ga}_{0.7}\text{N}$ layer by 0.01-micrometer thickness using TMG, TMA (trimethylaluminum), and SiH_4 gas, and the second buffer layer is formed, and also it carries out like an example 1. Consequently, when measured similarly, the about 1×10^4 number / of the crystal defects which have arrived at the Si dope n type GaIn layer front face was [cm^2] 2. In addition, the electronic carrier concentration of the second buffer layer presupposed that it is almost the same as that of an Si dope n type GaIn layer.

[0029] In the process of the second buffer layer of [example 5] **, growth temperature is not changed and Si dope n mold aluminum $0.02\text{Ga}_{0.98}\text{N}$ layer is first grown up by 30A thickness using TMG, TMA, and SiH_4 gas. Next, TMA gas is stopped and an Si dope n type GaIn layer is grown up by 30A thickness. And this operation is repeated 5 times, respectively and the multilayer which carried out the laminating of every five layers of 30A Si dope n mold aluminum $0.02\text{Ga}_{0.98}\text{N}$ layers and 30A

n type GaN layers by turns, respectively is formed. The second buffer layer is formed as mentioned above, and also it carries out like an example 1. Consequently, when the lattice defect was measured similarly, the about 5×10^3 number /of the crystal defects which have arrived at the Si doped n type GaN layer front face was [cm] 2. In addition, the electronic carrier concentration of the multilayer which is the second buffer layer is supposed that it is almost the same as that of an Si doped n type GaN layer.

[0030] In the process of the [example 6] example 2, Si doped n type aluminum0.1Ga0.9N is grown up by 0.01-micrometer thickness as the second buffer layer, and also the Si doped n type aluminum0.3Ga0.7N layer was grown up similarly. Consequently, the number of the lattice defects which amounted to the n type aluminum0.3Ga0.7N layer on the front face of the maximum was about 1×10^5 /cm². In addition, it was supposed that the electronic carrier concentration of this example is also almost the same.

[0031] In the [example 1 of comparison] example 1, when the second buffer layer was not grown up and the Si doped n type GaN layer was continuously grown up by 4-micrometer thickness, the about 1×10^7 number /of the crystal defects which arrived at the front face of an n type GaN layer was [cm] 2.

[0032] [Example 7] The example made into the structure of an actual light emitting device is shown. The following processes were added after the process of ** of an example 1.

** After Si doped n type GaN layer growth, newly add TMA (trimethylaluminum) gas and, similarly grow up Si doped n type aluminum0.2Ga0.8N layer by 0.1-micrometer thickness as an n clad layer at 1050 degrees C.

[0033] ** TMG, TMA, and SiH₄ gas are stopped after n clad layer growth, set temperature as 800 degrees C again, in addition to TMG, TMI, and SiH₄ gas, pass DEZ (diethyl zinc), and grow up Si and Zn doped In0.05Ga0.95N layer by 0.1-micrometer thickness as a barrier layer.

[0034] ** Pass TMG, TMA, and Cp2Mg (magnesium cyclopentadienyl) gas, and grow up Mg doped p type aluminum0.1Ga0.9N layer by 0.1-micrometer thickness as a p clad layer, after stopping TMG, TMI, SiH₄, and DEZ gas after barrier-layer growth and making temperature into 1050 degrees C.

[0035] ** Stop TMA gas after p type aluminum0.1Ga0.9N layer growth, and, similarly grow up a Mg doped p type GaN layer by 0.3-micrometer thickness as a p contact layer at 1050 degrees C.

[0036] ** The element obtained as mentioned above was etched, the n type GaN layer which grew up to be the degree of the second buffer layer was exposed, and the electrode was formed in p contact layer and the exposed Si doped n type GaN layer. That is, it is considered as the light emitting diode element of structure as shown in drawing 4. Furthermore this element was attached in the leadframe and the mould was carried out by the resin. This light emitting diode was 450nm in V_f3.6V and luminescence wavelength in 20mA, and the luminous intensity of 3.0 cds and the radiant power output were 3.5mW.

[0037] Although this light emitting diode was 450nm in V_f3.6V and luminescence wavelength in 20mA when considered as the light emitting diode element of structure as performed the same process as an example 7 on the Si doped GaN layer grown up in the example 1 of the [example 2 of comparison] comparison and shown in drawing 1, luminous intensity is 1.0 cds and there were only 1.2mW radiant power outputs.

[0038] Thus, according to the primary method of this invention, since n type layer with few crystal defects is obtained, crystal defects which carry out a laminating on it, such as a clad layer and a barrier layer, decrease. Especially the thickness of a barrier layer is very important for growing up the few crystal of a crystal defect with about 0.2 micrometers or less, since it is thin. Therefore, by having grown up the few crystal of a crystal defect, it has luminous intensity with a conventional luminous intensity of 1 cds or more, and the light emitting diode element excellent in the radiant power output can be realized.

[0039] An example concrete about the second mode of the below [example 8] this invention is shown. Since the technique grown up by MOVPE like [this example] a primary method is shown, there is no great difference in fundamental operation.

** Grow up the buffer layer which consists of GaN on the surface of silicon on sapphire like the process of ** of an example 1 by 0.02-micrometer thickness.

[0040] ** Grow up an Si doped n type GaN layer by 10-micrometer thickness on a buffer layer like the process of ** of an example 1.

[0041] When the substrate was taken out from the reaction container after growth, the n type GaN layer front face was measured by transverse electromagnetic and the number of the crystal defects per unit area was measured from the transverse-electromagnetic image, about 1×10^5 pieces /were [cm] 2.

[0042] When thickness of a [example 9] Si doped n type GaN layer was set to 5 micrometers and also the crystal growth was performed like the example 5, the number of the crystal defects of an n type GaN layer front face was about 5×10^6 .

[0043] In the process of ** of the [example 10] example 5, when the Si doped n type aluminum0.3Ga0.7N layer was continuously grown up by the thickness of 10 micrometers like ** of an example 2 and also the crystal growth was performed similarly, the about 3×10^6 number /of the crystal defects of an n type aluminum0.3Ga0.7N layer front face was [cm] 2.

[0044] When the laminating of n clad layer, a barrier layer, p clad layer, and the p contact layer was carried out and it is considered as light emitting diode similarly like the example 7 on the Si doped GaN layer obtained in the [example 11] example 5, the property was almost equivalent to the thing of an example 7.

[0045] [Effect of the Invention] As explained above, according to the method of this invention, n type nitride semiconductor layer with few crystal defects can be grown up on the surface of a substrate. Therefore, the method of this invention is very useful, when carrying out the laminating of the few crystal of a crystal defect and realizing electron devices, such as a light emitting device and a photodetector, for a nitride semiconductor without the substrate which carries out grid adjustment.

[Translation done.]

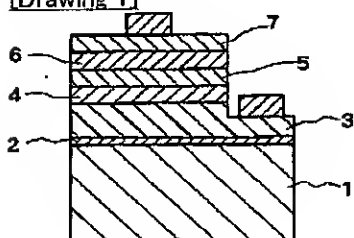
* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

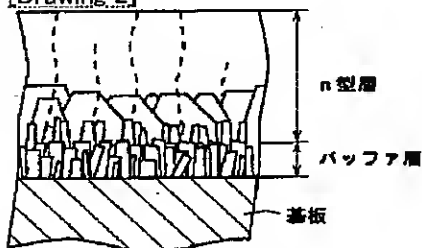
DRAWINGS

[Drawing 1]

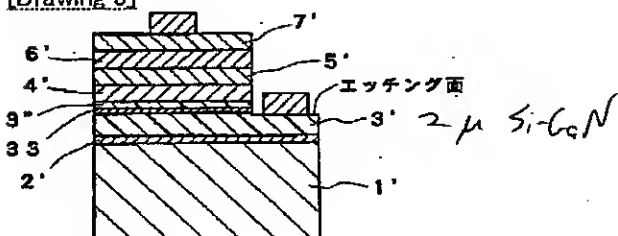


part

[Drawing 2]



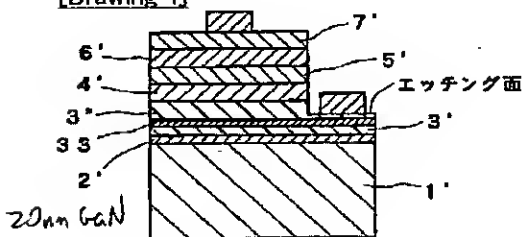
[Drawing 3]



33

CONC 33 > CONC 3'

[Drawing 4]



[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] The type section view showing one structure of the conventional light emitting diode element.

[Drawing 2] The type section view showing the structure of the crystal at the time of growing up an n type GaN layer through an AlN buffer layer on the surface of a substrate.

[Drawing 3] The type section view showing one structure of a light emitting diode element of having n type nitride semiconductor layer obtained by the method of this invention.

[Drawing 4] The type section view showing one structure of a light emitting diode element of having n type nitride semiconductor layer obtained by the method of this invention.

[Description of Notations]

1 1' ... Substrate 2, 2' ... Buffer layer

3, 3', 3'' ... n mold nitride semiconductor layer 4, 4' ... n type clad layer

5 5' ... Barrier-layer 6, 6' ... p clad layer

7 7' ... p contact layer

33 ... The second buffer layer (second nitride semiconductor layer)

[Translation done.]

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 8 - 7 0 1 3 9

(43) 公開日 平成 8 年 (1996) 3 月 12 日

(51) Int. Cl.⁶

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 33/00

C

H 0 1 S 3/18

審査請求 未請求 請求項の数 4

O L

(全 7 頁)

(21) 出願番号 特願平 6 - 227679

(22) 出願日 平成 6 年 (1994) 9 月 22 日

(31) 優先権主張番号 特願平 6 - 142720

(32) 優先日 平 6 (1994) 6 月 24 日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000226057

日亜化学工業株式会社

徳島県阿南市上中町岡 491 番地 100

(72) 発明者 中村 修二

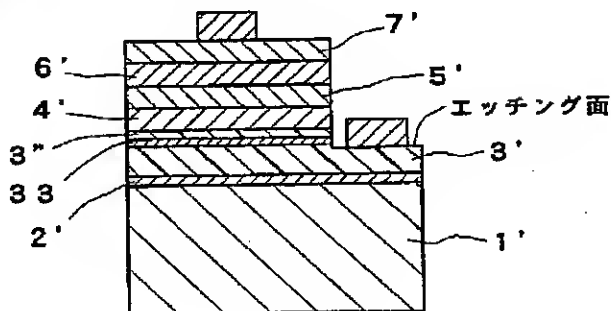
徳島県阿南市上中町岡 491 番地 100 日亜化学工業株式会社内

(54) 【発明の名称】 n 型窒化ガリウム系化合物半導体の結晶成長方法

(57) 【要約】

【目的】 MOVPE、MBE 法等の気相成長法により、格子整合していない基板の表面に n 型窒化物半導体を成長させる際に、n 型窒化物半導体層の格子欠陥を少なくして成長させる方法を提供することにより、n 型窒化物半導体層の表面に成長させる他の窒化物半導体の結晶性を向上させて、発光素子、受光素子等の効率を向上させる。

【構成】 n 型窒化物半導体層 3' 成長中に、その n 型窒化物半導体層 3' と組成の異なる第二の n 型窒化物半導体層 33 ($\text{In}_a\text{Al}_{1-b}\text{Ga}_{1-a-b}\text{N}$, $0 \leq a$, $0 \leq b$, $a + b \leq 1$) を少なくとも一層以上成長させるか、または n 型窒化物半導体層 3' を少なくとも $5 \mu\text{m}$ 以上の膜厚で成長させる。



【特許請求の範囲】

【請求項1】 気相成長法により基板表面に直接、またはバッファ層を介してn型窒化ガリウム系化合物半導体 ($\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$, $0 \leq x$, $0 \leq y$, $x+y \leq 1$) の結晶を成長させる方法において、前記n型窒化ガリウム系化合物半導体層成長中に、そのn型窒化ガリウム系化合物半導体層と組成の異なる第二のn型窒化ガリウム系化合物半導体層 ($\text{In}_a\text{Al}_b\text{Ga}_{1-a-b}\text{N}$, $0 \leq a$, $0 \leq b$, $a+b \leq 1$) を少なくとも一層以上成長させることを特徴とするn型窒化ガリウム系化合物半導体の結晶成長方法。

【請求項2】 前記第二のn型窒化ガリウム系化合物半導体層の一層あたりの膜厚が $1\mu\text{m}$ 以下であることを特徴とする請求項1に記載のn型窒化ガリウム系化合物半導体の結晶成長方法。

【請求項3】 前記第二のn型窒化ガリウム系化合物半導体層が $\text{In}_a\text{Ga}_{1-a}\text{N}$ ($0 < a \leq 1$)、もしくは $\text{Al}_b\text{Ga}_{1-b}\text{N}$ ($0 < b \leq 1$)、または組成の異なる $\text{Al}_b\text{Ga}_{1-b}\text{N}$ ($0 \leq b \leq 1$) の薄膜を積層した多層膜であることを特徴とする請求項1または請求項2に記載のn型窒化ガリウム系化合物半導体の結晶成長方法。

【請求項4】 気相成長法により基板表面に直接、またはバッファ層を介してn型窒化ガリウム系化合物半導体 ($\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$, $0 \leq x$, $0 \leq y$, $x+y \leq 1$) の結晶を成長させる方法において、前記n型窒化ガリウム系化合物半導体層を $5\mu\text{m}$ 以上の膜厚で成長させることを特徴とするn型窒化ガリウム系化合物半導体の結晶成長方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は発光ダイオード、レーザダイオード等の電子デバイスに使用されるn型窒化ガリウム系化合物半導体 ($\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$, $0 \leq x$, $0 \leq y$, $x+y \leq 1$ 、以下窒化ガリウム系化合物半導体を窒化物半導体という。) の結晶成長方法に係り、特に、基板上に直接またはバッファ層を介してn型窒化物半導体の結晶を成長させる方法に関する。

【0002】

【従来の技術】 青色、紫外に発光するレーザダイオード、発光ダイオードの材料として窒化物半導体 ($\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$, $0 \leq x$, $0 \leq y$, $x+y \leq 1$) が注目されており、最近この材料で光度 1cd の青色発光ダイオードが実用化されたばかりである。この青色発光ダイオードは図1に示すように、サファイアよりなる基板1の表面に、Ga N よりなるバッファ層2と、Ga N よりなるn型層3と、AlGa N よりなるn型クラッド層4と、InGa N よりなる活性層5と、AlGa N よりなるp型クラッド層6と、Ga N よりなるp型コンタクト層7とが順に積層された構造を有している。

【0003】 窒化物半導体素子は、一般にMOVPE

(有機金属気相エピタキシャル) 法、MBE (分子線エピタキシャル) 法、HDVPE (ハイドライド気相エピタキシャル) 法等の気相成長法を用い、基板表面に窒化物半導体層を積層させることにより得られる。基板にはサファイア、ZnO、SiC、GaAs、MgO等の材料が使用される。基板の表面にはバッファ層を介してn型の窒化物半導体 ($\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$, $0 \leq x$, $0 \leq y$, $x+y \leq 1$ 、その中でも特にn型Ga N 、n型AlGa N が多い。) が成長される。また、SiC、ZnOのように窒化物半導体と格子定数の近い基板を用いる場合には、バッファ層を形成せず、基板に直接n型窒化物半導体が成長されることもある。基本的には、基板の表面にまずn型窒化物半導体層を成長させることにより、発光素子、受光素子等の窒化物半導体素子が作製される。

【0004】 例えばMOVPE法によると、窒化物半導体は、原料ガスにGa源、Al源、In源となる有機金属化合物ガスと、N源となるアンモニアガスとが用いられる。これらの原料ガスを加熱した基板表面に接触させることにより原料ガスを分解して、基板上に窒化物半導体がエピタキシャル成長される。バッファ層には通常Ga N 、Al N 、GaAl N 等が選択され、 $300^\circ\text{C} \sim 900^\circ\text{C}$ の温度で $10\text{\AA} \sim 0.1\mu\text{m}$ の厚さで成長される。バッファ層の上に成長するn型窒化物半導体層は 900°C 以上の温度で、通常 $1\mu\text{m}$ 以上、 $4\mu\text{m}$ 以下の膜厚で成長される。

【0005】

【発明が解決しようとする課題】 窒化物半導体は、完全に格子整合する基板がないため、非常にエピタキシャル成長させにくい結晶であることが知られている。従って、従来ではSiC基板のように、成長させようする窒化物半導体の格子定数に近い基板を利用するか、または格子不整合を緩和するバッファ層を介して無理矢理エピタキシャル成長されてきた。

【0006】 格子整合しない基板の表面に成長したn型窒化物半導体の結晶の模式断面図を一例として図2に示す。これはジャーナル オブ クリスタル グロウス [Journal of Crystal Growth, 115, (1991) P628-633] より引用したものであり、サファイア基板の表面にAl N よりなるバッファ層を介してn型Ga N をエピタキシャル成長させ、その断面をTEM (transmission electron microscopy) で測定して、そのTEM像から結晶の構造を模式的に示したものである。この図によると、基板上に配向性が整っていないバッファ層が柱状に成長されており、そのバッファ層の上にGa N をエピタキシャル成長させると、そのバッファ層の一部が種結晶のような役割を果たして、徐々にGa N の配向性が整うことにより、結晶性がよくなったGa N 層が成長されることを示している。

【0007】 しかしながら、完全に結晶欠陥の無いGa

Nを成長させることは難しく、図2の破線に示すような多数の結晶欠陥が、バッファ層とGa_{1-x}N層との界面から、Ga_{1-x}N層表面に達するまで伸びている。この欠陥は結晶の内部で止まるものもあるが、Ga_{1-x}N層表面にまで達するものは、表面で例えば $10^7 \sim 10^9$ 個/cm²ある。同様に図1の発光ダイオード素子においても、n型層3の結晶中では同様の現象が発生している。

【0008】基板の表面に成長したn型窒化物半導体層の表面に多数の結晶欠陥があると、その欠陥がn型層の表面に成長するクラッド層、活性層等、全ての半導体層に受け継がれ、素子構造全体に悪影響を及ぼすという問題がある。結晶欠陥の多い素子は、例えば上記のような発光ダイオードとした場合に、発光出力、寿命等の素子性能に悪影響を及ぼすという欠点がある。

【0009】基板の表面にまずn型窒化物半導体層を成長させるにあたり、結晶欠陥の少ないn型結晶を成長させることが非常に重要であり、それを実現できれば、そのn型結晶の上に成長させるクラッド層、活性層等の結晶欠陥が少なくなるので、窒化物半導体より成るあらゆる素子の性能を向上させることができる。従って、本発明はこのような事情を鑑みなされたものであり、MOVPE、MBE法等の気相成長法により、完全に格子整合していない基板の表面にn型窒化物半導体層を成長させる際に、そのn型窒化物半導体層の格子欠陥を少なくして成長させる方法を提供することを目的とする。

【0010】

【課題を解決するための手段】本発明の方法の第一の態様は、気相成長法により基板表面に直接、またはバッファ層を介してn型窒化物半導体 ($I_{n-x}Al_yGa_{1-x-y}N$, $0 \leq x$, $0 \leq y$, $x+y \leq 1$) の結晶を成長させる方法において、前記n型窒化物半導体層成長中に、そのn型窒化物半導体層と組成の異なる第二の窒化物半導体層 ($I_{n-a}Al_bGa_{1-a-b}N$, $0 \leq a$, $0 \leq b$, $a+b \leq 1$) を少なくとも一層以上成長させることを特徴とする。

【0011】また本発明の方法の第二の態様は、気相成長法により基板表面に直接、またはバッファ層を介してn型窒化ガリウム系化合物半導体 ($I_{n-x}Al_yGa_{1-x-y}N$, $0 \leq x$, $0 \leq y$, $x+y \leq 1$) の結晶を成長させる方法において、前記n型窒化ガリウム系化合物半導体層を少なくとも5μm以上の膜厚で成長させることを特徴とする。

【0012】

【作用】第一の態様において、n型窒化物半導体層の中に、組成の異なる第二の窒化物半導体層を形成すると、第二の窒化物半導体が緩衝層、即ちバッファ層として作用するので、バッファ層で結晶欠陥を緩和できると考えられる（以下本明細書において、第二の窒化物半導体層を第二のバッファ層という）。詳しく述べると、n型窒化物半導体層が基板上に成長される場合、基板と窒化物半導体とのミスマッチが大きいので、成長中に図2の破

線に示すような結晶欠陥が結晶中に発生する。ところが、成長させようとするn型窒化物半導体層と組成の異なる第二のバッファ層を中間層として介在させることにより、n型窒化物半導体層の連続した結晶欠陥が、組成が異なる第二のバッファ層で一時的に止まる。次に、第二のバッファ層の表面にn型窒化物半導体を成長させる際は、その第二のバッファ層がミスマッチの少ない基板のような作用をするため、第二のバッファ層の上に成長させるn型窒化物半導体の結晶性がよくなると推察される。

【0013】第二のバッファ層は一層以上形成すればよく、その一層あたりの膜厚は100Å（0.001μm）以上、1μm以下、さらに好ましくは0.001μm以上、0.1μm以下の範囲に調整することが望ましい。0.001μmよりも薄いと、結晶欠陥を第二のバッファ層で結晶欠陥を止めることが困難となる傾向にある。また1μmよりも厚いと第二のバッファ層から新たな結晶欠陥が発生しやすくなる傾向にあるからである。この第二のバッファ層はまた、一層の膜厚が数十00Åで、それを2層以上積層した多層膜とすることもできる。

【0014】第二のバッファ層は $I_{n-a}Ga_{1-a}N$ ($0 < a \leq 1$)、もしくは $Al_bGa_{1-b}N$ ($0 < b \leq 1$)、または組成の異なる $Al_bGa_{1-b}N$ ($0 \leq b \leq 1$) の薄膜を積層した多層膜であることが望ましい。さらに好ましくはa値が0.5以下の $I_{n-a}Ga_{1-a}N$ か、またはb値が0.5以下の $Al_bGa_{1-b}N$ を成長させる。なぜなら、窒化物半導体では四元混晶の半導体層よりも、前記のような三元混晶の方が結晶性がよい。その中でも三元混晶の $I_{n-a}Ga_{1-a}N$ 、 $Al_bGa_{1-b}N$ において、a値、およびb値を前記範囲に調整したバッファ層が、さらに結晶性のよいものが得られるため、第二のバッファ層の結晶欠陥が少なくなり、第二のバッファ層の上に成長するn型窒化物半導体層の結晶欠陥が少なくなる。さらに、第二のバッファ層を多層膜とすると結晶欠陥を非常によく止めることができる。最も好ましい組み合わせは、n型窒化物半導体層がn型Ga_{1-x}N（Ga_{1-x}Nが最も格子欠陥が少ない。）、第二のバッファ層がn型 $I_{n-a}Ga_{1-a}N$ ($0 < a \leq 0.5$) か、若しくはn型 $Al_bGa_{1-b}N$ ($0 < b \leq 0.5$) か、または組成の異なる $Al_bGa_{1-b}N$ ($0 \leq b \leq 1$) の薄膜を積層した多層膜（超格子）である。

【0015】さらに、第二のバッファ層の電子キャリア濃度は先に形成したn型窒化物半導体層とほぼ同一か、またはそれより大きく調整することが望ましい。図3および図4は本発明の方法により得られたn型窒化物半導体層3"の上に、nクラッド層4'、活性層5'、pクラッド層6'、pコンタクト層7'を積層して実際の発光素子として、その発光素子の構造を断面図でもって示した図である。図3は、第二のバッファ層33が、負電極形

成用のn型層のエッチング面よりも活性層5'側にあるのに対し、図4は第二のバッファ層33がエッチング面よりも基板1'側に形成された点で異なっている。例えば、図3に示すような発光素子を実現した場合、つまり第二のバッファ層33の位置が、負電極を形成すべきエッチング面よりも活性層側に近い位置にあるような素子を実現した場合、第二のバッファ層33の電子キャリア濃度がn型層3'よりも小さいと、第二のバッファ層でnからpへ供給される電子が阻止されて、n型層からp層に電流が流れにくくなり、素子の性能が悪くなる。逆に、第二のバッファ層33の電子キャリア濃度がn型層3よりも大きいと、電子は第二のバッファ層33に均一に広がりやすくなるので、均一な発光を得ることができる。一方、図4のような素子であると、第二のバッファ層33の電子キャリア濃度は小さくても、電流は電子キャリア濃度の大きいn型層3'の方を流れるので、発光素子の特性にはほとんど影響がないが、逆に第二のバッファ層33の電子キャリア濃度が大きい場合は、電流は第二のバッファ層33の方に流れやすくなって、均一な発光が得られる。従って、第二のバッファ層33の電子キャリア濃度は先に形成したn型窒化物半導体層とほぼ同一か、またはそれより大きく調整することが好ましい。

【0016】次に、本発明の第二の態様では、n型窒化物半導体層を5 μ mよりも厚く成長させることにより、表面に到達する結晶欠陥を少なくできる。図2において、破線がn型層の途中で止まっているのは、結晶欠陥が途中で止まっていることを示している。この途中で止まっている結晶欠陥について、さらによく研究してみると、n型窒化物半導体層が基板からおよそ4 μ mぐらいで止まるものが多いことを新たに見いだした。そこで、同一材料を連続して成長中であれば、結晶欠陥を成長中に次第に止めることが可能であるので、5 μ m以上でn層を成長させることにより、n層の表面にまで到達する結晶欠陥を少なくすることができる。第二の態様において、さらに好ましいn型窒化物半導体層の厚さは7 μ m以上である。

【0017】本発明の第一の態様および第二の態様において、基板上に成長させるn型窒化物半導体 ($\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$, $0 \leq x$, $0 \leq y$, $x+y \leq 1$) は、y値が $0 \leq y \leq 0.5$ の範囲の $\text{Al}_y\text{Ga}_{1-y}\text{N}$ 、さらに好ましくは0.3以下の $\text{Al}_y\text{Ga}_{1-y}\text{N}$ 、最も好ましくは $y=0$ の GaN を成長させる。なぜなら、前記のように四元混晶の窒化物半導体より、三元混晶の窒化物半導体の方が結晶欠陥が少ないからである。さらに、発光素子、受光素子等の電子デバイスとしてn型窒化物半導体を利用する際には、まず基板上に成長させるn型窒化物半導体は、バンドギャップの小さい InGaN よりもバンドギャップの大きい AlGaIn 、 GaIn の方がシングルヘテロ、ダブルヘテロ等種々の構造を実現する上で好都合で

あるからである。その中でも、特に AlGaIn は Al を含有させるほど結晶欠陥が多くなる傾向にあり、 GaIn が最も結晶欠陥の少ないn型窒化物半導体層を成長できる傾向にある。

【0018】さらにまた、本発明の方法の第一の態様および第二の態様において、基板にはサファイア、 GaAs 、 Si 、 ZnO 、 SiC 等の材料が使用できるが、一般的にはサファイアを用いる。サファイアを基板とする場合には、基板にはバッファ層を成長させることが好ましいが、サファイア基板の面方位によってはバッファ層無しでも成長可能である。好ましくバッファ層を成長させることにより、格子欠陥を計測できるような平滑で鏡面状のn型窒化物半導体の結晶を得ることができる。また、窒化物半導体をn型にするにはノンドープの状態、または Si 、 Ge 、 C 等のドナー不純物を結晶成長中にドープすることにより実現可能である。

【0019】

【実施例】以下、MOVPE法による本発明の方法を詳説する。

【実施例1】

① まず、よく洗浄したサファイア基板を反応容器内のサセプターの上に設置する。容器内を真空排気した後、水素ガスを容器内に流しながら、基板を1050℃で約20分間加熱し表面の酸化物を除去して、基板のクリーニングを行う。その後サセプターの温度を500℃に調整し、500℃においてGa源としてTMG (トリメチルガリウムガス)、N源としてアンモニアガスを基板の表面に流しながら、 GaIn よりなるバッファ層を0.02 μ mの膜厚で成長させる。

【0020】② 次に、TMGガスを止め、温度を1050℃まで上昇させた後、TMGガス、 SiH_4 ガスを流し、 Si ドープn型 GaIn 層を2 μ mの膜厚で成長させる。

【0021】③ 次に、TMGガス、 SiH_4 ガスを止め温度を800℃にする。800℃になったらキャリアガスを窒素に切り替え、TMGガス、TMI (トリメチルインジウム)、 SiH_4 ガスを流し、第二のバッファ層として Si ドープn型 $\text{In}_{0.1}\text{Ga}_{0.9}\text{N}$ 層を0.01 μ mの膜厚で成長させる。

【0022】④ $\text{In}_{0.1}\text{Ga}_{0.9}\text{N}$ 層成長後、再度温度を1050℃まで上昇させ、キャリアガスを窒素に戻してTMGガスおよび SiH_4 ガスを流し、同様に Si ドープn型 GaIn 層を2 μ mの膜厚で成長させる。なお第二のバッファ層のキャリア濃度とこのn型 GaIn 層のキャリア濃度はほぼ同一とした。

【0023】成長後、基板を反応容器から取り出し、最上層のn型 GaIn 層の表面をTEMで測定し、そのTEM像より、単位面積あたりの結晶欠陥の数を計測したところ、およそ 1×10^4 個/ cm^2 であった。

【0024】【実施例2】②および④のn型窒化物半導

体層の工程において、TMG、TMA（トリメチルアルミニウム）、 SiH_4 ガスを用い、Siドーブn型Al 0.3Ga0.7N層をそれぞれ2 μm の膜厚で成長させて第二のバッファ層を挟む構造とする他は、実施例1と同様に行う。その結果、同様に計測したところ、Siドーブn型Al 0.3Ga0.7N層表面に達している結晶欠陥の数はおよそ 5×10^5 個/ cm^2 であった。なお、Siドーブn型Al 0.3Ga0.7N層の電子キャリア濃度は第二のバッファ層とほぼ同一とした。

【0025】[実施例3] ②のn型窒化物半導体層の工程と同様にしてSiドーブn型GaN層を1 μm の膜厚で成長させる。次に③の第二のバッファ層の工程と同様にして、第二のバッファ層としてSiドーブn型In0.1Ga0.9N層を50オングストロームの膜厚で成長させる。さらに、④のn型窒化物半導体層の工程と同様にして同じくSiドーブn型GaN層を1 μm の膜厚で順に成長させる。

【0026】さらに、Siドーブn型GaN層の上に③の工程と同様にして、第三のバッファ層としてSiドーブn型In0.1Ga0.9N層を50オングストロームの膜厚でもう一度成長させた後、最後に④の工程と同様にしてSiドーブGaN層を2 μm の膜厚で成長させる。つまり実施例3では、サファイア基板の表面にGaNバッファ層200オングストローム、n型GaN層1 μm 、Siドーブn型In0.1Ga0.9N第二バッファ層50オングストローム、n型GaN層1 μm 、Siドーブn型In0.1Ga0.9N第三バッファ層50オングストローム、n型GaN層2 μm を順に積層した。

【0027】その結果、最終層のSiドーブn型GaN層の表面に達している結晶欠陥の数はおよそ 1×10^4 個/ cm^2 であった。なお第二のバッファ層と第三のバッファ層とSiドーブn型GaN層との電子キャリア濃度はほぼ同一とした。

【0028】[実施例4] ③の第二のバッファ層の工程において、成長温度を変化させずTMG、TMA（トリメチルアルミニウム）、 SiH_4 ガスを用い、Siドーブn型Al 0.3Ga0.7N層を0.01 μm の膜厚で成長させて第二のバッファ層を形成する他は、実施例1と同様に行う。その結果、同様に計測したところ、Siドーブn型GaN層表面に達している結晶欠陥の数はおよそ 1×10^4 個/ cm^2 であった。なお、第二のバッファ層の電子キャリア濃度はSiドーブn型GaN層とほぼ同一とした。

【0029】[実施例5] ③の第二のバッファ層の工程において、成長温度を変化させずTMG、TMA、 SiH_4 ガスを用い、まずSiドーブn型Al 0.02Ga0.98N層を30オングストロームの膜厚で成長させる。次にTMAガスを止め、Siドーブn型GaN層を30オングストロームの膜厚で成長させる。そして、この操作をそれぞれ5回繰り返す、30オングストロームのSiド

ーブn型Al 0.02Ga0.98N層と、30オングストロームのn型GaN層とをそれぞれ交互に5層づつ積層した多層膜を形成する。以上のようにして第二のバッファ層を形成する他は、実施例1と同様に行う。その結果、格子欠陥を同様に計測したところ、Siドーブn型GaN層表面に達している結晶欠陥の数はおよそ 5×10^3 個/ cm^2 であった。なお、第二のバッファ層である多層膜の電子キャリア濃度は、Siドーブn型GaN層とほぼ同一とした。

【0030】[実施例6] 実施例2の工程において、第二のバッファ層としてSiドーブn型Al 0.1GaGa0.9Nを0.01 μm の膜厚で成長させる他は同様にして、Siドーブn型Al 0.3Ga0.7N層を成長させた。その結果、最表面のn型Al 0.3Ga0.7N層に達していた格子欠陥の数はおよそ 1×10^5 個/ cm^2 であった。なおこの実施例の電子キャリア濃度もほぼ同一とした。

【0031】[比較例1] 実施例1において、第二のバッファ層を成長させず、連続してSiドーブn型GaN層を4 μm の膜厚で成長させたところ、n型GaN層の表面に達した結晶欠陥の数はおよそ 1×10^7 個/ cm^2 であった。

【0032】[実施例7] 実際の発光素子の構造とした実施例を示す。実施例1の④の工程の後に以下の工程を加えた。

⑤ Siドーブn型GaN層成長後、新たにTMA（トリメチルアルミニウム）ガスを加え、同じく1050℃で、nクラッド層としてSiドーブn型Al 0.2Ga0.8N層を0.1 μm の膜厚で成長させる。

【0033】⑥ nクラッド層成長後、TMG、TMA、 SiH_4 ガスを止め、再び温度を800℃に設定して、TMG、TMI、 SiH_4 ガスに加えてDEZ（ジエチルジシラン）を流し、活性層としてSiおよびZnドーブIn0.05Ga0.95N層を0.1 μm の膜厚で成長させる。

【0034】⑦ 活性層成長後、TMG、TMI、 SiH_4 、DEZガスを止め、温度を1050℃にした後、TMG、TMA、Cp2Mg（シクロペンタジエニルマグネシウム）ガスを流し、pクラッド層としてMgドーブp型Al 0.1Ga0.9N層を0.1 μm の膜厚で成長させる。

【0035】⑧ p型Al 0.1Ga0.9N層成長後、TMAガスを止め、同じく1050℃でpコンタクト層としてMgドーブp型GaN層を0.3 μm の膜厚で成長させる。

【0036】⑨ 以上のようにして得た素子のエッチングを行い、第二のバッファ層の次に成長したn型GaN層を露出させ、pコンタクト層と、露出したSiドーブn型GaN層とに電極を形成した。つまり図4に示すような構造の発光ダイオード素子とした。さらにこの素子をリードフレームに取り付け、樹脂でモールドした。こ

の発光ダイオードは20mAにおいてVf3.6V、発光波長450nmであり、光度3.0cd、発光出力は3.5mWであった。

【0037】【比較例2】比較例1で成長させたSiドープGaN層の上に、実施例7と同一の工程を行い、図1に示すような構造の発光ダイオード素子としたところ、この発光ダイオードは20mAにおいてVf3.6V、発光波長450nmであったが、光度は1.0cdであり、発光出力は1.2mWしかなかった。

【0038】このように本発明の第一の方法によると、結晶欠陥の少ないn型層が得られるので、その上に積層するクラッド層、活性層等の結晶欠陥が少なくなる。特に活性層の膜厚は約0.2μm以下と薄いため、結晶欠陥の少ない結晶を成長させることは非常に重要である。従って、結晶欠陥の少ない結晶を成長できたことにより、従来の光度1cd以上の光度を有し、発光出力に優れた発光ダイオード素子を実現できる。

【0039】【実施例8】以下本発明の第二の態様について具体的な実施例を示す。この実施例も第一の方法と同様にMOVPEで成長させる手法を示すものであるので基本的操作に大差はない。

① 実施例1の①の工程と同様にしてサファイア基板の表面にGaNよりなるバッファ層を0.02μmの膜厚で成長させる。

【0040】② 実施例1の②の工程と同様にして、バッファ層の上に、Siドープn型GaN層を10μmの膜厚で成長させる。

【0041】成長後、基板を反応容器から取り出し、n型GaN層表面をTEMで測定し、そのTEM像より、単位面積あたりの結晶欠陥の数を計測したところ、およそ 1×10^6 個/cm²であった。

【0042】【実施例9】Siドープn型GaN層の膜厚を5μmとする他は実施例5と同様にして結晶成長を行ったところ、n型GaN層表面の結晶欠陥の数はおよそ 5×10^6 個であった。

【0043】【実施例10】実施例5の②の工程において、実施例2の②と同様にしてSiドープn型Al_{0.3}

Ga_{0.7}N層を連続して10μmの厚さで成長させる他は同様にして結晶成長を行ったところ、n型Al_{0.3}Ga_{0.7}N層表面の結晶欠陥の数は、およそ 3×10^6 個/cm²であった。

【0044】【実施例11】実施例5で得られたSiドープGaN層の上に実施例7と同様にして、nクラッド層、活性層、pクラッド層、pコンタクト層を積層して、同様にして発光ダイオードとしたところ、その特性は実施例7のものとほぼ同等であった。

【0045】

【発明の効果】以上説明したように、本発明の方法によると基板の表面に結晶欠陥の少ないn型窒化物半導体層を成長させることができる。従って本発明の方法は、格子整合する基板のない窒化物半導体にとって、結晶欠陥の少ない結晶を積層し、発光素子、受光素子等の電子デバイスを実現するうえで、非常に有用である。

【図面の簡単な説明】

【図1】従来の発光ダイオード素子の一構造を示す模式断面図。

【図2】基板の表面にAlNバッファ層を介してn型GaN層を成長した際の結晶の構造を示す模式断面図。

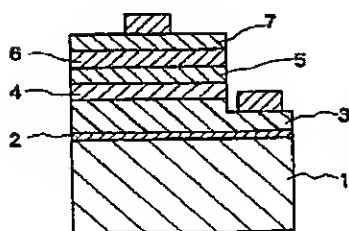
【図3】本発明の方法により得られたn型窒化物半導体層を有する発光ダイオード素子の一構造を示す模式断面図。

【図4】本発明の方法により得られたn型窒化物半導体層を有する発光ダイオード素子の一構造を示す模式断面図。

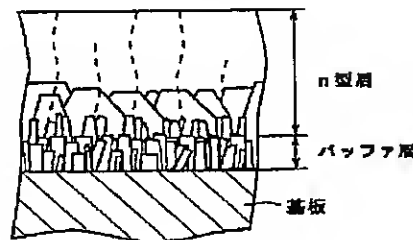
【符号の説明】

- | | |
|---------------------------|----------------|
| 1、1'・・・基板 | 2、2'・・・バッファ層 |
| 3、3'、3''・・・n型窒化物半導体層 | 4、4'・・・n型クラッド層 |
| 5、5'・・・活性層 | 6、6'・・・pクラッド層 |
| 7、7'・・・pコンタクト層 | |
| 33・・・第二のバッファ層（第二の窒化物半導体層） | |

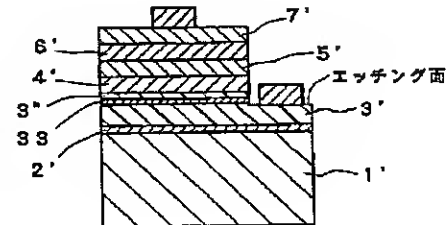
【図1】



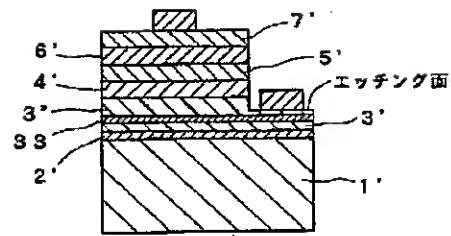
【図2】



【図3】



【図 4】



THIS PAGE BLANK (USPTO)